

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Searching PAJ

1/1 ページ

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 10-294069
 (43) Date of publication of application : 04.11.1998

(51) Int.CI.

H01J 29/87
H01J 31/12

(21) Application number : 09-102101

(71) Applicant : CANON INC

(22) Date of filing : 18.04.1997

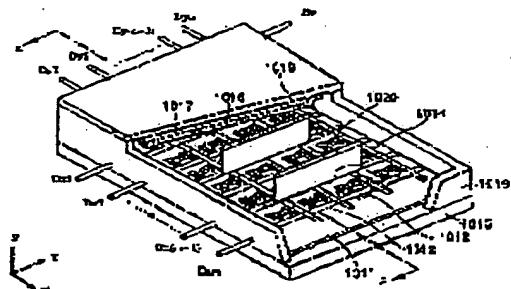
(72) Inventor : ANDO YOICHI
SANO YOSHIHISA
MITSUTAKE HIDEAKI

(54) ELECTRON BEAM GENERATION DEVICE, IMAGE FORMING DEVICE AND STRUCTURE SUPPORT

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent the occurrence of discharge caused by a spacer, and form an excellent image high in brightness.

SOLUTION: A spacer 1020 for maintaining atmospheric pressure is provided in an airtight container equipped with a face plate 1017, and with a rear panel 1015 for image formation. The spacer 1020 is provided with an insulating member determining the shape of the spacer 1020, and with a semiconductive layer coated over the insulating member. A portion at least to be exposed to a space of the spacer, is formed out of a plane and a curved surface.



LEGAL STATUS

[Date of request for examination] 27.09.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3466868

[Date of registration] 29.08.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-294069

(43)公開日 平成10年(1998)11月4日

(51)Int.Cl.⁶

H 0 1 J 29/87
31/12

識別記号

F I

H 0 1 J 29/87
31/12

C

審査請求 未請求 請求項の数15 O.L (全 21 頁)

(21)出願番号 特願平9-102101

(22)出願日 平成9年(1997)4月18日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 安藤 洋一

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 左納 義久

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 光武 英明

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

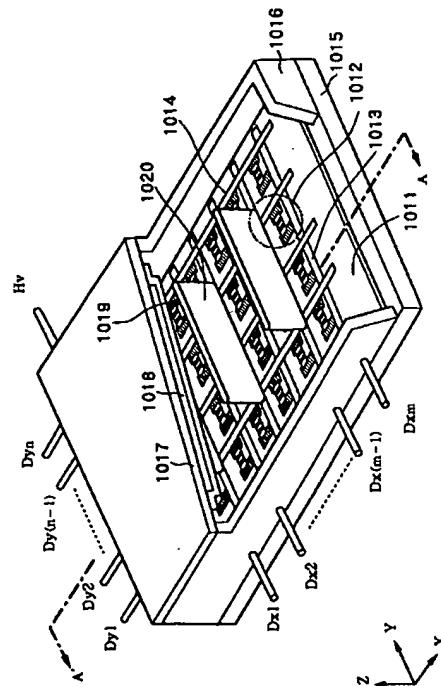
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 電子線発生装置及び画像形成装置及び構造支持体

(57)【要約】

【課題】 スペーサに起因する放電を防止し、高輝度で
良好な画像形成を可能とする。

【解決手段】 画像形成のためのフェースプレート101
7とリアパネル1015を有する気密容器内において大
気圧を支えるためにスペーサ1020が設けられる。ス
ペーサ1020は、当該スペーサの形状を決定する絶縁
性部材と、この絶縁性部材に被覆された半導電性層とを
備える。そして、スペーサ1020は、少なくとも空間
に露出する部分が平面と曲面で形成される。



【特許請求の範囲】

【請求項1】 電子放出素子を有する電子源と、前記電子源に電力を提供するための第1導電部と、前記第1導電部に対向し、該第1導電部と異なる電圧が印加される第2導電部と、前記第1及び第2導電部の間に配置され、両導電部間に電気的に接続される半導電性の構造支持体とを備え、前記構造支持体の少なくとも空間に露出する部分が平面と曲面とで構成されることを特徴とする電子線発生装置。

【請求項2】 前記曲面の曲率半径が $2\mu\text{m}$ 以上であることを特徴とする電子線発生装置。

【請求項3】 前記電子源は、前記第1導電部で形成される配線によって結線された複数の電子放出素子を有し、前記構造支持体の表面は、前記配線と前記第2導電部に対して電気的に接続されていることを特徴とする請求項1に記載の電子線発生装置。

【請求項4】 前記構造支持体は実質的に矩形形状を有し、その長手方向が前記配線と平行になるように前記配線と前記第2導電部との間に配置されることを特徴とする請求項3に記載の電子線発生装置。

【請求項5】 前記電子源は、前記第1導電部によって形成される複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の電子放出素子を有し、前記構造支持体表面は、前記行方向配線あるいは列方向配線と前記螢光体に対して電気的に接続されていることを特徴とする請求項1に記載の電子線発生装置。

【請求項6】 前記構造支持体は、その長手方向と前記行方向配線あるいは列方向配線のいずれか一方とが平行になるように、前記行方向配線あるいは列方向配線と前記第2導電部との間に配置されていることを特徴とする請求項5に記載の電子線発生装置。.

【請求項7】 前記電子放出素子が冷陰極素子であることを特徴とする請求項1乃至6のいずれかに記載の電子線発生装置。

【請求項8】 前記電子放出素子が表面伝導型放出素子であることを特徴とする請求項7に記載の電子線発生装置。

【請求項9】 前記構造支持体は実質的に矩形の板形状を有し、該構造支持体の前記第1導電部及び第2導電部に対してほぼ垂直となる4辺が曲率半径 $2\mu\text{m}$ 以上の曲面で形成されることを特徴とする請求項1に記載の電子線発生装置。

【請求項10】 前記構造支持体は、前記第1導電部及び第2導電部に対してほぼ垂直な4辺と、前記第1導電部側の該第1導電部とほぼ平行になる4辺とが曲率半径 $2\mu\text{m}$ 以上の曲面で形成されることを特徴とする請求項9に記載の電子線発生装置。

【請求項11】 前記構造支持体は、全ての辺を曲率半径 $2\mu\text{m}$ 以上の曲面にした矩形状の板であることを特徴

とする請求項1に記載の電子線発生装置。

【請求項12】 前記構造支持体は、前記第1導電部及び前記第2導電部に当接する面及びその近傍に低抵抗層を有することを特徴とする請求項1ないし11のいずれかに記載の電子線発生装置。

【請求項13】 請求項1乃至12のいずれかに記載の電子線発生装置を備え、前記第1導電部に配線された電子源より放出される電子によって発色する螢光体を前記第2導電部側に設けて画像形成を行なう画像形成装置。

【請求項14】 画像形成のためのフロントパネルとリアパネルを有する気密容器内において大気圧を支えるための構造支持体であって、

当該構造支持体の形状を決定する絶縁性部材と、前記絶縁性部材を被覆する半導電性層とを備え、前記構造支持体の少なくとも空間に露出する部分が平面と曲面で形成されることを特徴とする構造支持体。

【請求項15】 前記絶縁部材の、前記フロントパネル及びリアパネルに設けられた導電部と接する部位の近傍に被覆された導電性層を更に備えることを特徴とする請求項14に記載の構造支持体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子線発生装置等に用いられる構造支持体及び電子線発生装置、及びその応用としての画像形成装置に関するものである。

【0002】

【従来の技術】 従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下F E型と記す）や、金属／絶縁層／金属型放出素子（以下M I M型と記す）、などが知られている。

【0003】 表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0004】 表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたものの他に、Au薄膜によるもの

[G. Dittmer: "Thin Solid Films", 9, 317 (1972)] や、In₂O₃/SnO₂薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久他: 真空、第26巻、第1号、22 (1983)] 等が報告されている。

【0005】 これらの表面伝導型放出素子の素子構成の典型的な例として、図18に前述のM. Hartwell

1らによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5~1 [mm], Wは、0.1 [mm]で設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】また、FE型の例は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0008】FE型の素子構成の典型的な例として、図19に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起こせるものである。

【0009】また、FE型の他の素子構成として、図19のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0010】また、MIM型の例としては、たとえば、

C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961) などが知られている。MIM型の素子構成の典型的な例を図20に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100オングストローム程度の薄い絶縁層、3023は厚さ80~300オングストローム程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0011】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いのとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0012】このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0013】たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭64-31332において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0014】また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0015】特に、画像表示装置への応用としては、たとえば本出願人によるUSP5, 066, 883や特開平2-257551や特開平4-28137において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせて用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0016】また、FE型を多数個ならべて駆動する方法は、たとえば本出願人によるUSP4, 904, 895に開示されている。また、FE型を画像表示装置に応用した例として、たとえば、R. Meyerらにより報告された平板型表示装置が知られている。[R. Meyer: "Recent Development on Microtips Display at LET

I", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9 (1991)] また、MIM型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平3-55738に開示されている。

【0017】図21は平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0018】図中、3115はリアプレート、3116は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により表示パネルの内部を真空に維持するための外囲器（気密容器）を形成している。

【0019】リアプレート3115には基板3111が固定されているが、この基板3111上には冷陰極素子3112が、N×M個形成されている。（N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。）また、前記N×M個の冷陰極素子3112は、図21に示すとおり、M本の行方向配線3113とN本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113および列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0020】フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤(R)、緑(G)、青(B)の3原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜3118をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、更に蛍光膜3118のリアプレート3115側の面にはA1等からなるメタルバック3119が形成されている。

【0021】Dx1～DxmおよびDy1～DynおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線3113と、Dy1～Dynはマルチ電子ビーム源の列方向配線3114と、Hvはメタルバック3119と各々電気的に接続している。

【0022】また、上記気密容器の内部は10マイナス6乗Torr程度の真空に保持されており、画像表示装置の表示面積が大きくなるに従い、気密容器内部と外部の気圧差によるリアプレート3115およびフェースプレート3117の変形あるいは破壊を防止する手段が必要となる。リアプレート3115およびフェースプレート3116を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たとき

に画像の歪みや視差を生ずる。これに対し、図21においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）3120が設けられている。このようにして、マルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフェースプレート3116間は通常サブミリないし数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【0023】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1ないしDxm、Dy1ないしDynを通じて、各冷陰極素子3112に電圧を印加すると、各冷陰極素子3112から電子が放出される。それと同時に、メタルバック3119に容器外端子Hvを通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0024】

【発明が解決しようとする課題】以上説明した画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0025】第1に、スペーサ3120の近傍から放出された電子の一部がスペーサ3120に当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することにより、スペーサ帶電を引き起こす可能性がある。このスペーサの帶電により冷陰極素子3112から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像がゆがんで表示される。

【0026】第2に、冷陰極素子3112からの放出電子を加速するためにマルチ電子ビーム源とフェースプレート3117との間には数百V以上の高電圧（即ち1kV/mm以上の高電界）が印加されるため、スペーサ3120表面での沿面放電が懸念される。特に、上記のようにスペーサが帶電している場合は、放電が誘発される可能性がある。

【0027】この問題点を解決するために、スペーサに微小電流が流れるようにして帶電を除去する提案がなされている。この提案によれば、絶縁性のスペーサの表面に高抵抗膜を形成することにより、スペーサ表面に微小電流が流れようとしている。ここで用いられている高抵抗膜は酸化スズ、あるいは酸化スズと酸化インジウム混晶薄膜や金属膜等である。

【0028】しかし上記第2の問題点に関しては、スペーサ3120は矩形形状のため、その辺や頂点部に電界が集中し、放電源となってしまうという問題点が残った。

【0029】本発明は上記従来の構造支持体の欠点を克服するものであり、構造支持体に起因する放電を防止

し、高輝度で良好な画像形成を可能とする電子線発生装置及び画像表示装置、及びこれに用いられる構造支持体を提供するものである。

【0030】

【課題を解決するための手段】上記の目的を達成するための本発明の電子線発生装置は以下の構成を備える。すなわち、電子放出素子を有する電子源と、前記電子源に電力を提供するための第1導電部と、前記第1導電部に対向し、該第1導電部と異なる電圧が印加される第2導電部と、前記第1及び第2導電部の間に配置され、両導電部間に電気的に接続される半導電性の構造支持体とを備え、前記構造支持体の少なくとも空間に露出する部分が平面と曲面とで構成されることを特徴とする。

【0031】また、本発明の画像形成装置は、上記構成の電子線発生装置を備え、前記第1導電部に配線された電子源より放出される電子によって発色する蛍光体を前記第2導電部側に設けて画像形成を行なう。

【0032】また、本発明の画像形成装置に用いる構造支持体は、画像形成のためのフロントパネルとリアパネルを有する気密容器内において大気圧を支えるための構造支持体であって、当該構造支持体の形状を決定する絶縁性部材と、前記絶縁性部材に被覆された半導電性層とを備え、前記構造支持体の少なくとも空間に露出する部分が平面と曲面で形成されることを特徴とする。

【0033】

【発明の実施の形態】以下、添付の図面を参照して本発明の好適な実施形態を説明する。

【0034】【第1の実施形態】

(1) 画像表示装置概要

まず、本発明を適用した画像表示装置の表示パネルの構成と製造方法について、具体的な例を示して説明する。

【0035】図1は、実施形態に用いた表示パネルの斜視図であり、内部構造を示す為にパネルの一部を切り欠いて示している。

【0036】図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排氣する方法については後述する。また、上記気密容器の内部は10のマイナス6乗[Torr]程度の真空に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スペーサ1020が設けられている。

【0037】リアプレート1015には、基板1011が固定されているが、該基板上には冷陰極素子1012

がN×M個形成されている(N, Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000, M=1000以上の数を設定することが望ましい)。前記N×M個の冷陰極素子は、M本の行方向配線1013とN本の列方向配線1014により単純マトリクス配線されている。前記、1011～1014によって構成される部分をマルチ電子ビーム源と呼ぶ。

【0038】本実施形態の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。従って、たとえば表面伝導型放出素子やFE型、あるいはMIN型などの冷陰極素子を用いることができる。

【0039】次に、冷陰極素子として表面伝導型放出素子(後述)を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0040】図2に示すのは、図1の表示パネルに用いたマルチ電子ビーム源の平面図である。基板1011上には、後述の図7で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0041】図2のB-B'に沿った断面を、図3に示す。

【0042】なお、このような構造のマルチ電子源は、予め基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、及び表面伝導型放出素子の素子電極と伝導性薄膜を形成した後、行方向配線電極1013及び列方向配線電極1014を介して各素子に給電して通電フォーミング処理(後述)と通電活性化処理(後述)を行うことにより製造した。

【0043】本実施形態においては、気密容器のリアプレート1015にマルチ電子ビーム源の基板1011を固定する構成としたが、マルチ電子ビーム源の基板1011が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1011自体を用いてもよい。

【0044】また、フェースプレート1017の下面には、蛍光膜1018が形成されている。本実施形態はカラー表示装置であるため、蛍光膜1018の部分にはCRTの分野で用いられる赤、緑、青の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図4の(A)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生

じないようする事や、外光の反射を防止して表示コントラストの低下を防ぐこと、電子ビームによる蛍光膜のチャージアップを防止することなどである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0045】また、3原色の蛍光体の塗り分け方は前記図4(A)に示したストライプ状の配列に限られるものではなく、たとえば図4(B)に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0046】なお、本実施形態においては、蛍光膜1018は、図5に示すように、各色蛍光体21aが列方向(Y方向)に延びるストライプ形状を採用し、黒色の導電体21bは各色蛍光体(R, G, B)21a間でだけでなく、Y方向の各画素間をも分離するように配置された蛍光膜が用いられ、スペーサ1020は、行方向(X方向)に平行な黒色の導電体21b領域(線幅300[マイクロメートル])内にメタルバック1019を介して配置された。なお、前述の封着を行う際には、各色蛍光体21aと基板1011上に配置された各画素とを対応させなくてはいけないため、リアプレート1015、フェースプレート1017及びスペーザ1020は十分な位置合わせを行った。

【0047】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1018に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0048】また、蛍光膜1018のリアプレート側の面には、CRTの分野では公知のメタルバック1019を設けてある。メタルバック1019を設けた目的は、蛍光膜1018が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1018を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1018を励起した電子の導電路として作用させることなどである。メタルバック1019は、蛍光膜1018をフェースプレート基板1017上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1018に低電圧用の蛍光体材料を用いた場合には、メタルバック1019は用いない。

【0049】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1017と蛍光膜1018との間に、たとえばITOを材料とする透明電極を設けてもいい。

【0050】図6は図1のA-A'の断面模式図であり、各部の番号は図1に対応している。スペーザ1020は絶縁性部材1の表面に帯電防止を目的とした高抵抗膜11を成膜し、かつフェースプレート1017の内側(メタルバック1019等)及び基板1011の表面

(行方向配線1013または列方向配線1014)に面したスペーザの当接面3及び接する側面部5に低抵抗膜21を成膜した部材からなるもので、上記目的を達成するのに必要な数だけ、かつ必要な間隔において配置され、フェースプレートの内側及び基板1011の表面に接合材1041により固定される。また、高抵抗膜は、絶縁性部材1の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーザ1020上の低抵抗膜21及び接合材1041を介して、フェースプレート1017の内側(メタルバック1019等)及び基板1011の表面(行方向配線1013または列方向配線1014)に電気的に接続される。ここで説明される態様においては、スペーザ1020の形状は薄板状とし、行方向配線1013に平行に配置され、行方向配線1013に電気的に接続されている。

【0051】スペーザ1020としては、基板1011上の行方向配線1013及び列方向配線1014とフェースプレート1017内面のメタルバック1019との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーザ1020の表面への帶電を防止する程度の導電性を有する必要がある。

【0052】スペーザ1020の絶縁性部材1としては、たとえば石英ガラス、Na等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等があげられる。なお、絶縁性部材1はその熱膨張率が気密容器及び基板1011をなす部材と近いものが好ましい。

【0053】スペーザ1020を構成する高抵抗膜11には、高電位側のフェースプレート1017(メタルバック1019等)に印加される加速電圧Vaを帶電防止を目的とする高抵抗膜11の抵抗値Rsで除した電流が流される。そこで、スペーザの抵抗値Rsは帶電防止及び消費電力からその望ましい範囲に設定される。帶電防止の観点から表面抵抗R/□は10の12乗Ω以下であることが好ましい。十分な帶電防止効果を得るために10の11乗Ω以下がさらに好ましい。表面抵抗の下限はスペーザ形状とスペーザ間に印加される電圧により左右されるが、10の5乗Ω以上であることが好ましい。

【0054】絶縁性部材1に形成された高抵抗膜の厚みtは10nm～1μmの範囲が望ましい。材料の表面エネルギー及び基板との密着性や基板温度によっても異なるが、一般的に10nm以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚tが1μm以上では膜応力が大きくなつて膜剥がれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従つて、膜厚は50～500nmであることが望ましい。表面抵抗R/□はρ/tであり、以上に述べたR/□とtの好ましい範囲から、高抵抗膜の比抵抗ρは0.1[Ωcm]乃至10の8乗[Ωcm]が好ましい。さらに表面抵抗と膜厚のより好ましい範囲を実現するためには、

ρ は10の2乗乃至10の6乗 [Ωcm] とするのが良い。

【0055】スペーサは上述したようにその上に形成した高抵抗膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。高抵抗膜の抵抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーザに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加し続ける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。すなわち、高抵抗膜の抵抗温度係数は、その絶対値が1%未満であることが望ましい。

【0056】帶電防止特性を有する高抵抗膜11の材料としては、例えば金属酸化物を用いることができる。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子1012から放出された電子がスペーザ1020に当たった場合においても帶電しにくいためと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーザ抵抗を所望の値に制御しやすい。

【0057】帶電防止特性を有する高抵抗膜11の他の材料として、アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できるので好適な材料である。さらには後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が-1%未満で有り、実用的に使いやすい材料である。遷移金属元素としてはTi, Cr, Ta等があげられる。

【0058】合金窒化膜はスパッタ、窒素ガス雰囲気中の反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

【0059】スペーザ1020を構成する低抵抗膜21は、高抵抗膜11を高電位側のフェースプレート1017(メタルバック1019等)及び低電位側の基板1011(配線1013, 1014等)と電気的に接続する為に設けられたものであり、以下では、中間電極層(中間層)という名称も用いる。中間電極層(中間層)は以下に列挙する複数の機能を有することができる。

【0060】①高抵抗膜11をフェースプレート1017及び基板1011と電気的に接続する・既に記載したように、高抵抗膜11はスペーザ1020表面での帶電を防止する目的で設けられたものであるが、高抵抗膜11をフェースプレート1017(メタルバック1019等)及び基板1011(配線1013, 1014等)と直接あるいは当接材1041を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーザ表面に発生した電荷を速やかに除去できなくなる可能性がある。これを避ける為に、フェースプレート1017、基板1011及び当接材1041と接觸するスペーザ1020の当接面3あるいは側面部5に低抵抗の中間層を設けた。

【0061】②高抵抗膜11の電位分布を均一化する・冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーザ1020の近傍で電子軌道に乱れが生じないようにするために、高抵抗膜11の電位分布を全域にわたって制御する必要がある。高抵抗膜11をフェースプレート1017(メタルバック1019等)及び基板1011(配線1013, 1014等)と直接あるいは当接材1041を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜11の電位分布が所望の値からずれてしまう可能性がある。これを避けるために、スペーザ1020がフェースプレート1017及び基板1011と当接するスペーザ端部(当接面3あるいは側面部5)の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜11全体の電位を制御可能となる。

【0062】③放出電子の軌道を制御する・冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーザ近傍の冷陰極素子から放出された電子に関しては、スペーザを設置することに伴う制約(配線、素子位置の変更等)が生じる場合がある。このような場合、歪みやむらの無い画像を形成するためには、放出された電子の軌道を制御してフェースプレート1017上の所望の位置に電子を照射する必要がある。フェースプレート1017及び基板1011と当接する面の側面部5に低抵抗の中間層を設けることにより、スペーザ1020近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することができる。

【0063】低抵抗膜21は、高抵抗膜11に比べ十分に低い抵抗値を有する材料を選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、あるいは合金、及びPd, Ag, Au, RuO₂, Pd-Ag等の金属や金属酸化物とガラス等から構成される印刷導体、あるいはIn2O3-SnO₂等の透明導体及びポリシリコン等の半導体材料等より適宜選

択される。

【0064】接合材1041はスペーサ1020が行方向配線1013及びメタルバック1019と電気的に接続するように、導電性を持たせる必要がある。即ち、導電性接着剤や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0065】また、Dx1～Dxm及びDy1～Dyn及びHvは、当該表示パネルと不図示の気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1～Dxmはマルチ電子ビーム源の行方向配線1013と、Dy1～Dynはマルチ電子ビーム源の列方向配線1014と、Hvはフェースプレートのメタルバック1019と電気的に接続している。

【0066】また、気密容器内部を真空中に排氣するには、気密容器を組立てた後、不図示の排氣管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空中度まで排氣する。その後、排氣管を封止するが、気密容器内の真空中度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1×10マイナス5乗ないしは1×10マイナス7乗[Torr]の真空中度に維持される。

【0067】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1ないしDxm、Dy1ないしDynを通じて各冷陰極素子1012に電圧を印加すると、各冷陰極素子1012から電子が放出される。それと同時にメタルバック1019に容器外端子をHvを通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート1017の内面に衝突させる。これにより、蛍光膜1018をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0068】通常、冷陰極素子である本発明の表面伝導型放出素子への1012への印加電圧は12～16[V]程度、メタルバック1019と冷陰極素子1012との距離dは0.1[mm]から8[mm]程度、メタルバック1019と冷陰極素子1012間の電圧0.1[kV]から10[kV]程度である。

【0069】以上、本発明の実施形態の表示パネルの基本構成と製法、及び画像表示装置の概要を説明した。

【0070】(2)マルチ電子ビーム源の製造方法次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本実施形態の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型

などの冷陰極素子を用いることができる。

【0071】ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。

【0072】その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0073】(表面伝導型放出素子の好適な素子構成と製法)電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0074】(平面型の表面伝導型放出素子)まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図7に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0075】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミックス基板、あるいは上述の各種基板上にたとえばSiO₂を材料とする絶縁層を積層した基板、などを用いることができる。

【0076】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいはIn₂O₃-SnO₂をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、た

とえば真空蒸着などの製膜技術とフォトリソグラフィー、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（たとえば印刷技術）を用いて形成してもさしつかえない。

【0077】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔しは通常は数百オングストロームから数百マイクロメーターの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメーターより数十マイクロメーターの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメーターの範囲から適当な数値が選ばれる。

【0078】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0079】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。

【0080】具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0081】また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb,などをはじめとする金属や、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃,などをはじめとする酸化物や、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, GdB₄,などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC,などをはじめとする炭化物や、TiN, ZrN, HfN,などをはじめとする窒化物や、Si, Ge,などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0082】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sq]の範囲に含まれるよう設定した。

【0083】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図7の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0084】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図7においては模式的に示した。

【0085】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0086】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図7においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0087】以上、好ましい素子の基本構成を述べたが、実施形態においては以下のようない素子を用いた。

【0088】すなわち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメーター]とした。

【0089】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメータ]とした。

【0090】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図8の(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図7と同一である。

【0091】1)まず、図8(a)に示すように、基板1101上に素子電極1102および1103を形成する・形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用ればよい。)その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、(a)

に示した一対の素子電極(1102と1103)を形成する。

【0092】2) 次に、同図(b)に示すように、導電性薄膜1104を形成する。形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である(具体的には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナーフラスプレーフ法を用いてもよい)。

【0093】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0094】3) 次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0095】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0096】通電方法をより詳しく説明するために、図9に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0097】実施形態においては、たとえば10のマイナス5乗[torr]程度の真空雰囲気下において、たとえばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値Vpfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがない

ように、モニターパルスの電圧Vpmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が 1×10 の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が 1×10 のマイナス7乗[A]以下になった段階で、フォーミング処理にかかる通電を終了した。

【0098】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔など表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0099】4) 次に、図8の(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0100】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。) なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0101】具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0102】通電方法をより詳しく説明するために、図10の(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧Vacは14

[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10[ミリ秒]とした。なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0103】図8の(d)に示す1114は該表面伝導型放出素子から放出される放出電流Ieを捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。) 活性化用電源1112から電圧を印加

する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。

【0104】電流計1116で計測された放出電流 I_e の一例を図10(b)に示すが、活性化電源1112からパルス電圧を印加はじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0105】なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0106】以上のようにして、図8(e)に示す平面型の表面伝導型放出素子を製造した。

【0107】(垂直型の表面伝導型放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0108】図11は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。

【0109】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図7の平面型における素子電極間隔Jは、垂直型においては段差形成部材1206の段差高Jとして設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえばSiO₂のような電気的に絶縁性の材料を用いる。

【0110】次に、垂直型の表面伝導型放出素子の製法について説明する。図12の(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は前記図11と同一である。

【0111】1)まず、図12(a)に示すように、基板1201上に素子電極1203を形成する。

2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえばSiO₂をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてよい。

3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

4)次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。(図8(c))を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図8(d))を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

【0112】以上のようにして、図12(f)に示す垂直型の表面伝導型放出素子を製造した。

【0113】(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0114】図13に、表示装置に用いた素子の、(放出電流 I_e)対(素子印加電圧 V_f)特性、および(素子電流 I_f)対(素子印加電圧 V_f)特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2つのグラフは各々任意単位で図示した。

【0115】表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0116】第一に、ある電圧(これを閾値電圧 V_{th} と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【0117】第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0118】第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0119】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th}

h 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0120】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、譜調表示を行うことが可能である。

【0121】(多数素子を単純マトリクス配線したマルチ電子ビーム源の構造) 次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0122】図2に示すのは、前記図1の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図7で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0123】図2のB-B'に沿った断面を、図3に示す。

【0124】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0125】(3) 駆動回路構成(及び駆動方法)
図14は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行う為の駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル1701は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路1702は表示ラインを走査し、制御回路1703は走査回路へ入力する信号等を生成する。シフトレジスタ1704は1ライン毎のデータをシフトし、ラインメモリ1705は、シフトレジスタ1704からの1ライン分のデータを変調信号発生器1707に入力する。同期信号分離回路1706はNTSC信号から同期信号を分離する。

【0126】以下、図14の装置各部の機能を詳しく説明する。

【0127】まず表示パネル1701は、端子Dx1乃至Dxm及び端子Dy1乃至Dyn、及び高圧端子Hvを介して外部の電気回路と接続されている。このうち、端子Dx1乃至Dxmには、表示パネル1701内に設けられているマルチ電子ビーム源、即ち、m行n列の行列状にマトリクス配線された冷陰極素子を1行(n素子)ずつ順次駆動してゆく為の走査信号が印加される。一方、端子Dy1乃至Dynには、前記走査信号により

選択された1行分のn個の各素子の出力電子ビームを制御する為の変調信号が印加される。また、高圧端子Hvには、直流電圧源Vaより、例えば5[kV]の直流電圧が供給されるが、これはマルチ電子ビーム源より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0128】次に、走査回路1702について説明する。同回路は、内部にm個のスイッチング素子(図中、S1乃至Smで模式的に示されている)を備えるもので、各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V](グランドレベル)のいずれか一方を選択し、表示パネル1701の端子Dx1乃至Dxmと電気的に接続するものである。S1乃至Smの各スイッチング素子は、制御回路1703が送出する制御信号Tscanに基づいて動作するものだが、実際には例えばFETのようなスイッチング素子を組合わせることにより容易に構成することが可能である。なお、前記直流電圧源Vxは、図13に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧 V_{th} 電圧以下となるよう、一定電圧を出力するよう設定されている。

【0129】また、制御回路1703は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路1706より送られる同期信号Tsyncに基づいて、各部に対してTscan及びTsft及びTmryの各制御信号を発生する。同期信号分離回路1706は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路で、良く知られているように周波数分離(フィルタ)回路を用いれば容易に構成できるものである。同期信号分離回路1706により分離された同期信号は、良く知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ1704に入力される。

【0130】シフトレジスタ1704は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路1703より送られる制御信号Tsftに基づいて動作する。即ち、制御信号Tsftは、シフトレジスタ1704のシフトクロックであると言い換えることもできる。シリアル/パラレル変換された画像1ライン分(電子放出素子n素子分の駆動データに相当する)のデータは、Id1乃至Idnのn個の信号として前記シフトレジスタ1704より出力される。

【0131】ラインメモリ1705は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路1703より送られる制御信号Tmryに従

って適宜 I_{d1} 乃至 I_{dn} の内容を記憶する。記憶された内容は I'_{d1} 乃至 I'_{dn} として出力され、変調信号発生器 1707 に入力される。

【0132】変調信号発生器 1707 は、前記画像データ I'_{d1} 乃至 I'_{dn} の各々に応じて、電子放出素子 1015 の各々を適切に駆動変調する為の信号源で、その出力信号は、端子 $Dy1$ 乃至 Dyn を通じて表示パネル 1701 内の電子放出素子 1015 に印加される。

【0133】図 13 を用いて説明したように、本発明に関わる表面伝導型放出素子は放出電流 I_e に対して以下の基本特性を有している。即ち、電子放出素子には明確な閾値電圧 V_{th} (後述する実施例の表面伝導型放出素子では 8 [V]) があり、閾値 V_{th} 以上の電圧を印加された時の電子放出が生じる。また、電子放出閾値 V_{th} 以上の電圧に対しては、図 13 のグラフのように電圧の変化に応じて放出電流 I_e も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値 V_{th} 以下の電圧を印加しても電子放出は生じないが、電子放出閾値 V_{th} 以上の電圧を印加する場合には表面伝導型放出素子から電子ビームが出力される。その際、パルスの波高値 V_m を変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0134】従って、入力信号に応じて、電子放出素子を変調する方式として、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器 1707 として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器 1707 として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0135】シフトレジスタ 1704 やラインメモリ 1705 は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル／パラレル変換や記憶が所定の速度で行われればよいからである。

【0136】デジタル信号式を用いる場合には、同期信号分離回路 1706 の出力信号 D A T A をデジタル信号化する必要があるが、これには同期信号分離回路 1706 の出力部に A/D 変換器を設ければ良い。これに関してラインメモリ 115 の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なるものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器 1707 には、例えば D/A 変換回路を用い、必要に応じて増幅回路など

を付加する。

【0137】パルス幅変調方式の場合、変調信号発生器 1707 には、例えば高速の発振器及び発振器の出力する端数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧に電圧増幅するための増幅器を付加することもできる。

【0138】アナログ信号を用いた電圧変調方式の場合、変調信号発生器 1707 には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0139】このような構成を取りうる本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子 $Dx1$ 乃至 Dxm 、 $Dy1$ 乃至 Dyn を介して電圧を印加することにより、電子放出が生じる。高圧端子 Hv を介してメタルバック 1019 あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜 1018 に衝突し、発光が生じて画像が形成される。

【0140】ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号については NTSC 方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM 方式など他、これらより多数の走査線からなる TV 信号(MUSE 方式をはじめとする高品位 TV) 方式をも採用できる。

【0141】次に、具体的な構成例をあげて実施形態をさらに詳述する。なお、以下に述べる各実施形態においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの $N \times M$ 個 ($N = 3072$, $M = 1024$) の表面伝導型放出素子を、M 本の行方向配線と N 本の列方向配線とによりマトリクス配線(図 1 及び図 2 参照)したマルチ電子ビーム源を用いた。

【0142】(4) スペーサについて

第 1 の実施形態では、長さ(図面上 x 方向の長さ) 20 mm、幅(図面上 z 方向の長さ) 5 mm、厚み(図面上 y 方向の長さ) 0.2 mm のリアプレートと同質のガラスを、リアプレート及びフェースプレートに垂直となる 4 辺、すなわち 5 mm の辺を研磨し、曲面にしたスペーサを用いた。各曲面の曲率半径 r は、電界集中を避けるため少なくとも $2 \mu m$ 以上は必要であり、本実施形態では $r = 0.1 mm$ 、即ち、幅(図面上 y 方向の長さ) 0.2 mm の面が半円柱状となるようにした。

【0143】図 15 は、本実施形態のスペーサを上(リ

アプレートまたはフェースプレート側)から見た図を示す。

【0144】なお、 r の値はこれに限らず $2\mu m \sim 0.1 mm$ の間で適宜決められる。 $r < 0.1 mm$ の場合、幅 $0.2 mm$ 面は、曲面と平面で構成されることになる。また、各曲面は同一である必要はなく、円柱の一部でなくても良く、曲率半径 $2\mu m$ 以上の任意の曲面で構成されうる。

【0145】次に、このガラス表面に高抵抗膜として、Cr-A1合金窒化膜を成膜した。成膜はCrターゲットとA1ターゲットを同時に用いて窒化ガス雰囲気中での反応性スパッタ法により行い、膜厚は $200 nm$ とした。このとき、高抵抗膜11の表面抵抗値は、約10の9乗[Ω/\square]であった。なお、上記に限らず、本実施形態のスペーサには各種の高抵抗膜を使用することが可能である。

【0146】次に低抵抗膜21として、フェースプレート、リアプレートとの接続部に接続部と平行に $30\mu m$ の帯状に $0.1\mu m$ 厚みのAu膜を形成した。

【0147】スペーサはX方向配線上及びフェースプレート上のメタルバックと導電性フリットガラスを用いて接続されている。導電性フリットガラスはフリットガラスに、表面を金コーティングした導電性微粒子を混合したものを使用し、スペーサ表面の高抵抗膜とX方向配線あるいはフェースプレートと電気的に接続してある。

【0148】本実施形態では、前述した図1に示すスペーサ1020を配置した表示パネルを作製した。以下、図1及び図6を用いて詳述する。まず、予め基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層(不図示)、及び表面伝導型放出素子の素子電極と導電性薄膜を形成した基板1011を、リアプレート1015に固定した。次に、ソーダライムガラスからなる絶縁性部材1の表面のうち、気密容器内に露出する4つの面に後述の高抵抗膜11を成膜し、当接面3及びその近傍に低抵抗膜21成膜したスペーサ1020(高さ(z方向) $5 [mm]$ 、板厚(y方向) $200 [\text{マイクロメートル}]$ 、長さ(x方向) $20 mm$)を基板1011の行方向配線1013上に等間隔で、行方向配線1013と平行に固定した。その後、基板1011の $5 mm$ 上方に、内面に蛍光膜1018とメタルバック1019が付設されたフェースプレート1017を側壁1016を介して配置し、リアプレート1015、フェースプレート1017、側壁1016及びスペーサ1020の各接合部を固定した。基板1011とリアプレート1015の接合部、リアプレート1015と側壁1016の接合部、及びフェースプレート1017と側壁1016の接合部は、フリットガラス(不図示)を塗布し、大気中で $400^{\circ}C$ 乃至 $500^{\circ}C$ で10分以上焼成することで封着した。

【0149】また、スペーサ1020は、基板1011

側では行方向配線1013(線幅 $300 [\text{マイクロメートル}]$)上に、フェースプレート1017側ではメタルバック1019面上に、導電性のフィラーあるいは金属等の導電材を混合した導電性フリットガラス1041を介して配置し、上記気密容器の封着とともに、大気中で $400^{\circ}C$ 乃至 $500^{\circ}C$ で10分以上焼成することで、接着しあつ電気的な接続も行った。

【0150】なお、本実施形態においては、蛍光膜1018は、図5に示すように、各色蛍光体21aが列方向(Y方向)に延びるストライプ形状を採用し、黒色の導電体21bは各色蛍光体(R, G, B)21a間だけでなく、Y方向の各画素間をも分離するように配置された蛍光膜が用いられ、スペーサ1020は、行方向(X方向)に平行な黒色の導電体21b領域(線幅 $300 [\text{マイクロメートル}]$)内にメタルバック1019を介して配置された。なお、前述の封着を行う際には、各色蛍光体21aと基板1011上に配置された各素子とを対応させなくてはいけないため、リアプレート1015、フェースプレート1017及びスペーサ1020は十分な位置合わせを行った。

【0151】以上のようにして完成した気密容器内を排気管(不図示)を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1~DxmとDy1~Dynを通じ、行方向配線電極1013及び列方向配線電極1014を介して各素子に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。

【0152】次に、 10 のマイナス 6 乗[Torr]程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器(気密容器)の封止を行った。最後に、封止後の真空度を維持するために、ゲッター処理を行った。

【0153】以上のように完成した、図1及び図6に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子(表面伝導型放出素子)1020には、容器外端子Dx1~Dxm、Dy1~Dynを通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ印加することにより電子を放出させ、メタルバック1019には、高圧端子Hvを通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜1018に電子を衝突させ、各色蛍光体21a(図5のR, G, B)を励起・発光させることで画像を表示した。なお、高圧端子Hvへの印加電圧Vaは $3 [kV]$ 乃至 $10 [kV]$ 、各配線1013, 1014間への印加電圧Vfは $14 [V]$ とした。

【0154】このとき、スペーサ1020の真空露出部は全て滑らかな曲面及び平面で構成されているので、従来よりも高輝度(高Va)にした場合でも放電のない良好な画面を表示することができた。

【0155】[第2の実施形態] 本実施形態では、長さ

(x方向) 20mm、幅(z方向) 5mm、厚み(y方向) 0.2mmのリアプレートと同質のガラス(第1の実施形態と同様)を、リアプレート及びフェースプレートに垂直となる4辺、すなわち5mmの辺に加え、リアプレート側の4辺の計8辺を研磨し、曲面にしたスペーサを用いた。各曲率半径rは、電界集中を避けるため少なくとも $2\mu m$ 以上必要であり、本実施形態ではリアプレート及びフェースプレートに垂直となる4辺については、 $r=0.1mm$ となるようにした。またリアプレート側の4辺については、大気圧構造の点から $r=20\mu m$ とした。

【0156】図16に、本実施形態のスペーサを図1のX方向から見た図を示す。なお、上(リアプレートまたはフェースプレート側)から見た図は第1の実施形態(図15)と同じになる。

【0157】またrの値はこれに限らず $2\mu m$ 以上の曲面になるように適宜決められるのは、実施形態1と同様である。リアプレート側の4辺については、耐大気圧構造の成立する範囲で決める必要がある。

【0158】このスペーサを用いて、第1の実施形態と同様にして表示パネルを作製した。このとき、スペーサ1020の真空露出部は全て滑らかな曲面及び平面で構成されているので、従来よりも高輝度(高Va)にした場合でも放電のない良好な画面を表示することができた。

【0159】本発明の有効性を図16を用いて説明する。図16中の各材及び番号は図6と対応する。図6との違いは、スペーサのリアプレート側の4辺を研磨し、曲面にしたことによる、スペーサ1020と行方向配線1013を接続する導電性フリットガラスの形状である。図16に示されているように、導電性フリットガラスの塗布量不足が発生すると、スペーサ幅(y方向の長さ)より導電性フリットガラスの幅の方が狭くなる場合がある。このような場合に、第1の実施形態のスペーサを用いると、直角部が真空領域に露出することになり、放電源となる可能性がある。第2の実施形態によれば、このようなフリットガラスの塗布量不足が発生しても、スペーサの露出部分には直角部分がなく、放電の発生を効果的に抑制することができる。以上のように、第2の実施形態では組立マージンを大きくできる効果がある。またスペーサより行方向配線の方が狭い場合など、スペーサのリアプレート側の4辺が真空中に露出する構成の場合にも同様に有効である。

【0160】[第3の実施形態] 第3の実施形態ではスペーサの形状のみ述べる。他については第1もしくは第2の実施形態と同様である。図17は、第3の実施形態のスペーサを図1のX方向から見た形状を示す図である。

【0161】第2の実施形態の形状と基本的に同じであるが、フェースプレート側の4辺もリアプレート4辺と

同様に研磨し、曲面とすることで上下対称形にしている。その他は実施形態2と同じである。

【0162】第3の実施形態によれば、リアプレート側の4辺が真空中に露出する場合に有効であるだけでなく、その対称性から組立工程を容易にし、歩留りをあげる効果もある。

【0163】

【発明の効果】以上説明したように本発明によれば、スペーサに起因する放電が防止され、高輝度で良好な画像形成が可能となる。

【0164】

【図面の簡単な説明】

【図1】実施形態に用いた表示パネルの斜視図である。

【図2】図1の表示パネルに用いたマルチ電子ビーム源の平面図である。

【図3】図2のB-B'に沿った断面を示す図である。

【図4】蛍光体の塗布状態を示す図である。

【図5】蛍光体の塗布状態を示す図である。

【図6】図1のA-A'の断面模式図である。

【図7】平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。

【図8】表面伝導型放出素子の製造工程を説明するための断面図である。

【図9】フォーミング用電源から印加する適宜の電圧波形の一例を示す図である。

【図10】活性化処理の一例を説明する図である。

【図11】垂直型の基本構成を説明するための模式的な断面図である。

【図12】垂直型の表面伝導型放出素子の製造工程を説明するための断面図である。

【図13】表示装置に用いた素子の、(放出電流Ie)対(素子印加電圧Vf)特性、および(素子電流If)対(素子印加電圧Vf)特性の典型的な例を示す図である。

【図14】NTSC方式のテレビ信号に基づいてテレビジョン表示を行う為の駆動回路の概略構成をブロック図で示したものである。

【図15】第1の実施形態のスペーサをリアプレートまたはフェースプレート側から見た形状を示す図である。

【図16】第2の実施形態のスペーサを図1のX方向から見た図を示す図である。

【図17】第3の実施形態のスペーサを図1のX方向から見た形状を示す図である。

【図18】前述のM. Hartwellによる素子の平面図を示す図である。

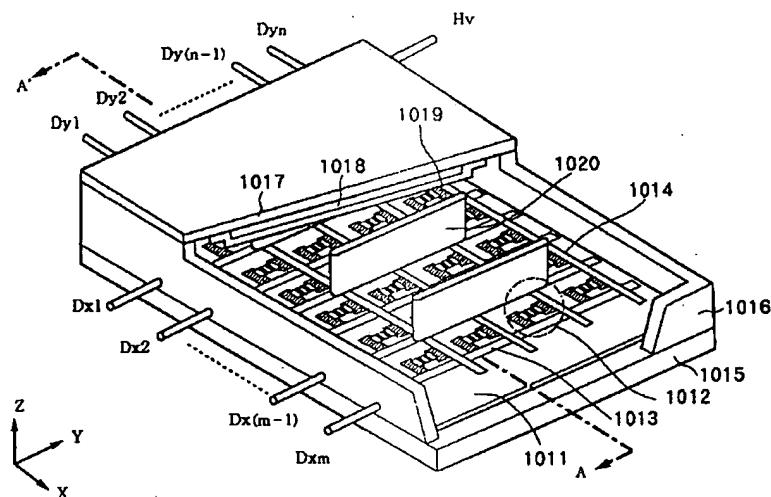
【図19】前述のC. A. Spindtによる素子の断面図を示す図である。

【図20】MIM型の素子構成の典型的な例を示す図である。

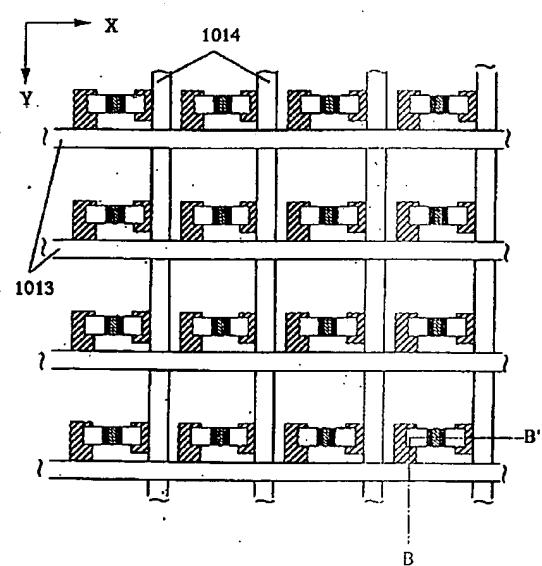
【図21】平面型の画像表示装置をなす表示パネル部の

一例を示す斜視図である。

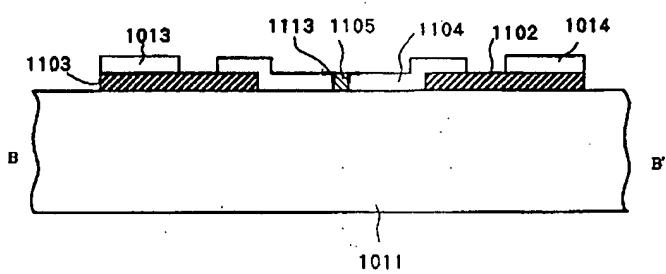
【図1】



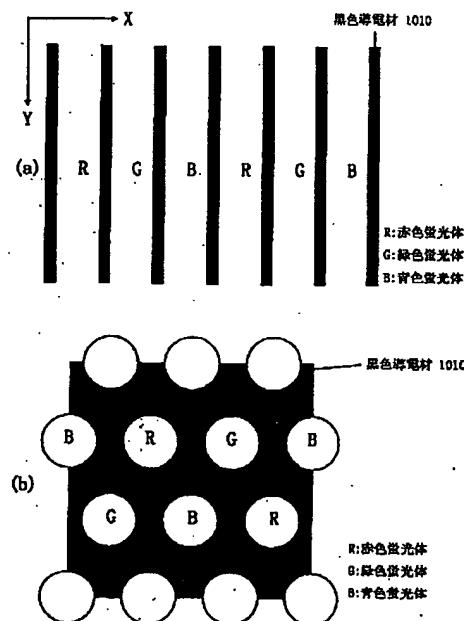
【図2】



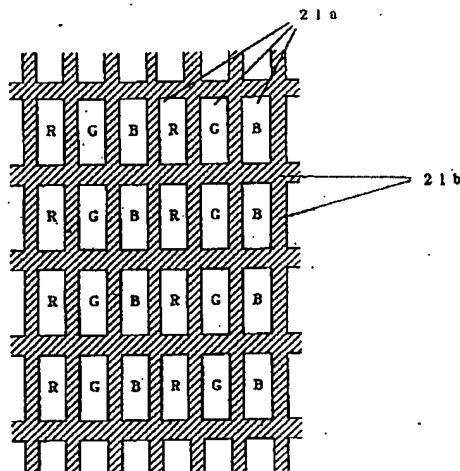
【図3】



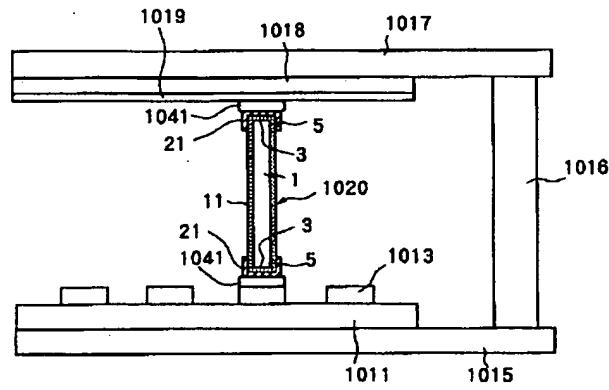
【図4】



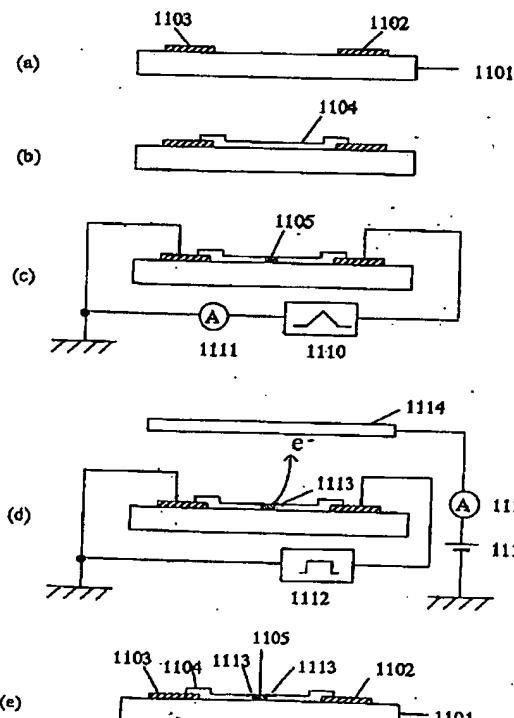
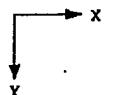
【図5】



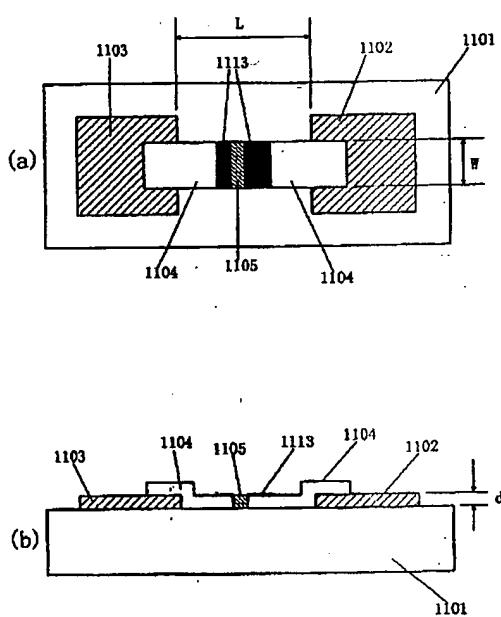
【図6】



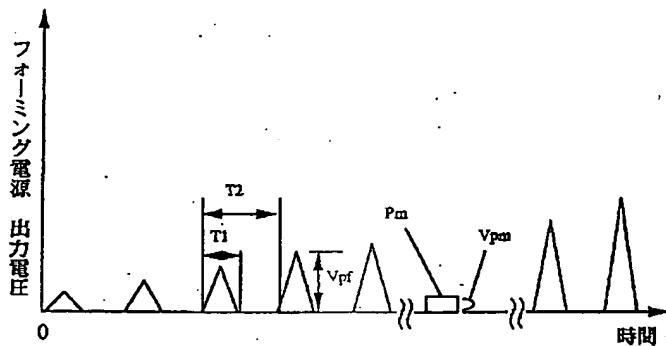
【図8】



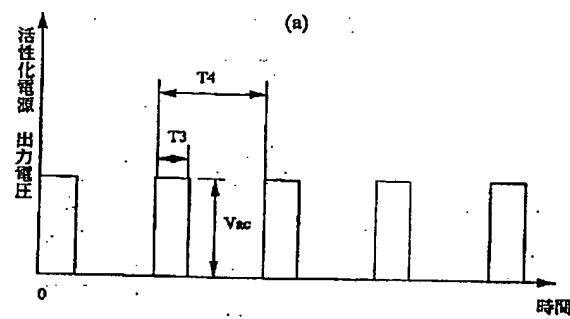
【図7】



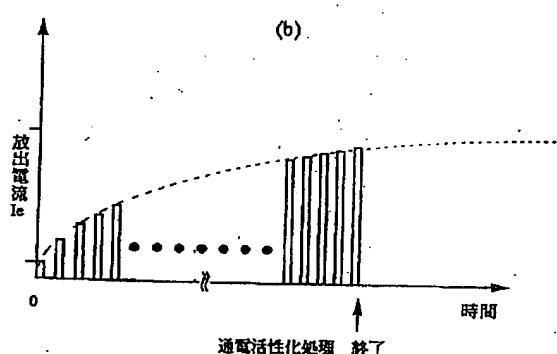
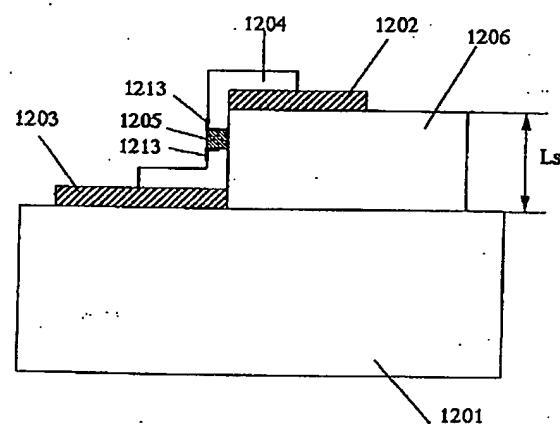
【図9】



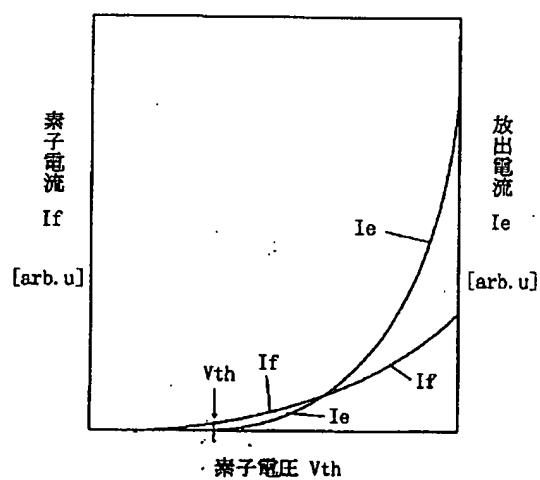
【図10】



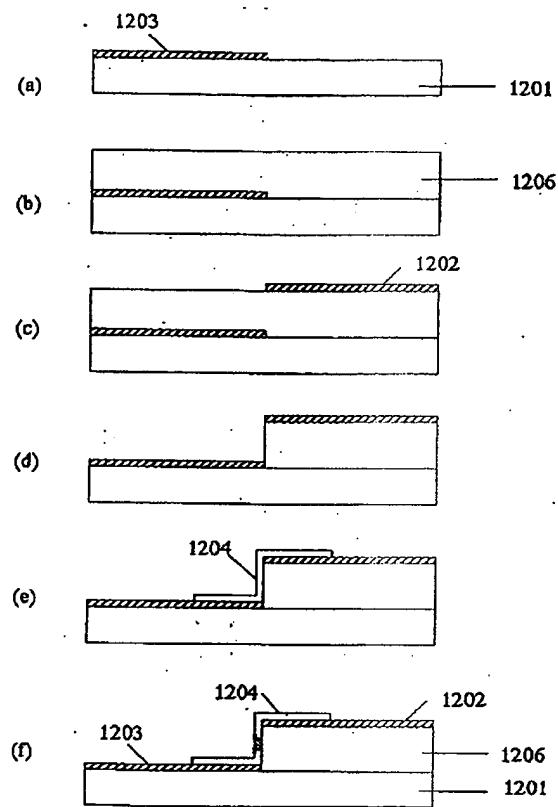
【図11】



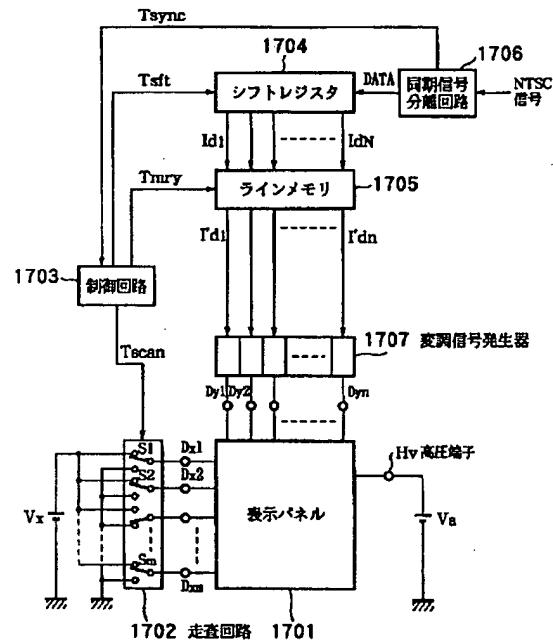
【図13】



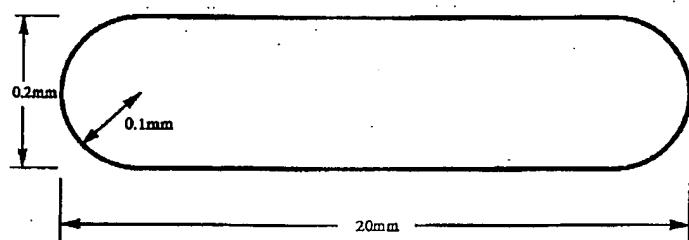
【図12】



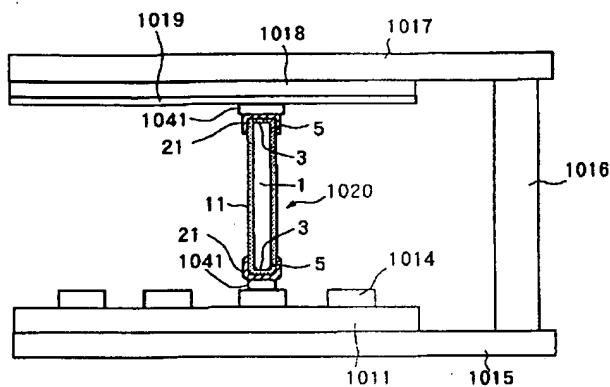
【図14】



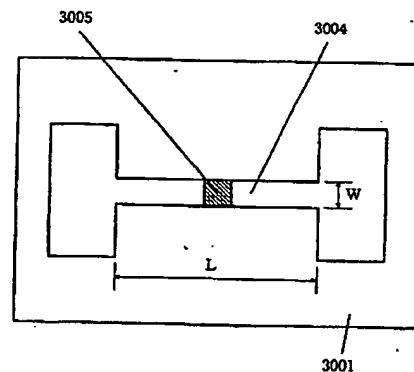
【図15】



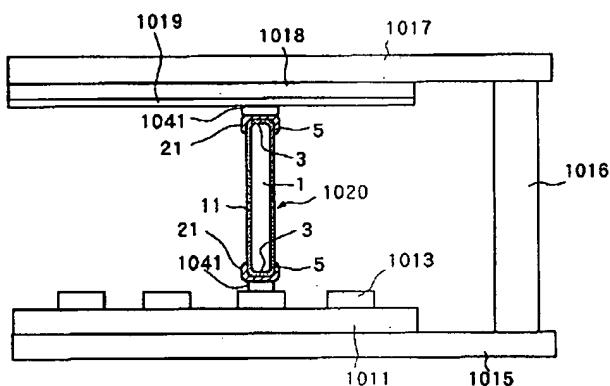
【図16】



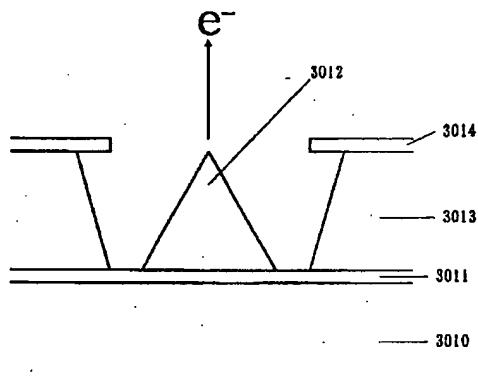
【図18】



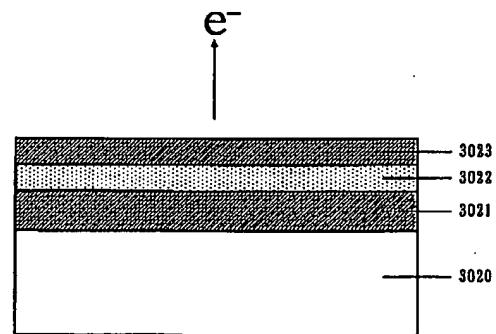
【図17】



【図19】



【図20】



【図21】

